



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

①2 Offenlegungsschrift
①0 DE 42 26 828 A 1

⑤1 Int. Cl.⁵:
H01 L 27/148
H 04 N 3/14

②1 Aktenzeichen: P 42 26 828.1
②2 Anmeldetag: 13. 8. 92
④3 Offenlegungstag: 25. 2. 93

DE 42 26 828 A 1

③0 Unionspriorität: ③2 ③3 ③1
14.08.91 KR 14038/91

⑦1 Anmelder:
Gold Star Electron Co., Ltd., Chungcheongbuk, KR

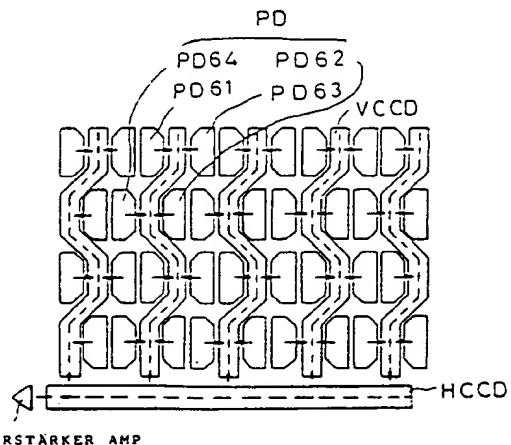
⑦4 Vertreter:
ter Meer, N., Dipl.-Chem. Dr.rer.nat.; Müller, F.,
Dipl.-Ing., 8000 München; Steinmeister, H.,
Dipl.-Ing.; Wiebusch, M., 4800 Bielefeld; Urner, P.,
Dipl.-Phys. Ing.(grad.), Pat.-Anwälte, 8000 München

⑦2 Erfinder:
Lee, Sung Min, Seoul/Soul, KR

Rechercheantrag gem. § 43 Abs. 1 Satz 1 PatG ist gestellt

⑤4 CCD Bildsensor

⑤7 Ein CCD Bildsensor weist eine Mehrzahl von VCCD Bereichen (VCCD) auf, von denen jeder zickzackförmig mit einer Serie von gekrümmten Abschnitten in Vertikalrichtung ausgebildet ist und in Vertikalrichtung eine vorgegebene Länge aufweist. Mehrere Gruppen von ersten bis vierten Fotodioden (PD61-PD64) sind vorhanden, wobei die ersten bis vierten Fotodioden der jeweiligen Gruppen jeweils an den linken und rechten Seiten der jeweiligen VCCD Bereiche (VCCD) angeordnet sind, so daß sich auf derselben Chip-Größe eine verbesserte Bildauflösung ergibt. Die ersten Fotodioden (PD61) befinden sich jeweils an den linken Seiten der gekrümmten Abschnitte der jeweiligen VCCD Bereiche sowie auf den ungeradzahigen Horizontalabtastzeilen, während die zweiten Fotodioden (PD62) jeweils an den rechten Seiten der gekrümmten Abschnitte der jeweiligen VCCD Bereiche und auf den geradzahigen Horizontalabtastzeilen liegen. Die dritten Fotodioden (PD63) befinden sich an den rechten Seiten der gekrümmten Abschnitte der jeweiligen VCCD Bereiche sowie auf den ungeradzahigen Horizontalabtastzeilen, während sich die vierten Fotodioden (PD64) jeweils an den linken Seiten der gekrümmten Abschnitte der jeweiligen VCCD Bereiche und auf den geradzahigen Horizontalabtastzeilen befinden. Die dritten und die vierten Fotodioden liegen auf einer sich in Vertikalrichtung erstreckenden Geraden.



Beschreibung

Die Erfindung bezieht sich auf einen CCD Bildsensor gemäß dem Oberbegriff des Patentanspruchs 1 und insbesondere auf einen solchen CCD Bildsensor (charge coupled device image sensor), der eine Mehrzahl von vertikalen ladungsgekoppelten Einrichtungen (VCCDs), die in Vertikalrichtung entsprechend einem Zickzackmuster verlaufen, und eine Mehrzahl von Gruppen von Fotodioden aufweist, wobei die Fotodioden der jeweiligen Gruppen jeweils an der linken und an der rechten Seite eines jeden VCCDs vorhanden sind, so daß sich bei derselben Chip-Größe eine verbesserte Bildauflösung ergibt.

Generell kann eine CCD als aktive Einrichtung angesehen werden, die unter Steuerung eines Taktpulses eine Signalladung in Übereinstimmung mit auftreffendem Licht überträgt, das entlang eines vorbestimmten Weges einfällt. Eine derartige CCD wird typischerweise in Bildverarbeitungseinrichtungen verwendet, beispielsweise in Speichereinrichtungen, Logikelementen, CCD Bildsensoren, usw.

Die Abtastung des CCD Bildsensors, der eine CCD verwendet, kann dabei verschachtelt bzw. im Zeilensprungverfahren oder nicht verschachtelt erfolgen.

Bei der nichtverschachtelten Abtastung (non-interlaced scanning) sind Rahmen bzw. Bilder vorhanden, die jeweils eine Mehrzahl von Halbbildern (fields) enthalten. Die Abtastung auf dem Schirm erfolgt sequentiell, und zwar beginnend mit den Daten des ersten eingegebenen Halbbilds. Bei der verschachtelten Abtastung bzw. beim Zeilensprungverfahren (interlaced scanning) sind dagegen Rahmen vorhanden, die jeweils eine Mehrzahl von gradzahligen Halbbildern (even fields) und eine Mehrzahl von ungradzahligen Halbbildern (odd fields) aufweisen. Die Abtastung auf dem Schirm erfolgt dann der Reihe nach, und zwar beginnend mit den Daten des ungradzahligen Halbbilds.

Hieraus ergibt sich, daß bei der nicht verschachtelten Abtastung eine hohe Abtastrate erzielt werden kann, so daß sich aktuelle Bilder von sich schnell bewegenden Objekten einwandfrei aufnehmen lassen. Die nicht verschachtelte Abtastung kommt daher insbesondere bei militärisch genutzten Objekten zum Einsatz, beispielsweise bei Raketen.

Problematisch bei der nicht verschachtelten Abtastung ist es allerdings, daß die Bilder auf dem Schirm zittern.

Im Gegensatz dazu werden bei der verschachtelten Abtastung (interlaced scanning) stabilere Bilder erhalten, jedoch bei geringerer Abtastrate als bei der nicht verschachtelten Abtastung. Für ein sich schnell bewegendes Objekt ergeben sich allerdings zwei Bilder. Aus diesem Grunde ist die verschachtelte Abtastung bei militärischen Anwendungen ungeeignet und kommt somit vorwiegend nur im Rundfunkbereich zum Einsatz, beispielsweise bei NTSC Systemen oder bei PAL Systemen.

Ein Beispiel eines konventionellen CCD Bildsensors für verschachtelte Abtastung wird nachfolgend unter Bezugnahme auf die Fig. 1 bis 4 näher beschrieben.

Die Fig. 1 zeigt den schematischen Aufbau eines konventionellen CCD Bildsensors für die verschachtelte Abtastung. Dieser konventionelle CCD Bildsensor enthält eine Mehrzahl von vertikalen Ladungskopplungseinrichtungen-Bereichen VCCD, die in Horizontalrichtung unter konstantem Abstand zueinander angeordnet sind, wobei jeder dieser Bereiche VCCD eine gewünschte

te Länge in Vertikalrichtung aufweist. Der herkömmliche CCD Bildsensor umfaßt weiter eine Mehrzahl von Gruppen von Fotodioden PD, die jeweils zur Erzeugung einer Signalladung in Antwort auf einfallendes Licht dienen, wobei die Fotodioden PD der jeweiligen Gruppen an einer Seite eines jeden großen VCCD Bereichs und unter konstantem Abstand in Vertikalrichtung zueinander angeordnet sind. Ferner ist ein horizontaler Ladungskopplungseinrichtungen-Bereich HCCD vorhanden, um in Horizontalrichtung Signalladungen zu übertragen, die ihm von den Fotodioden PD über die VCCD Bereiche zugeführt worden sind. Ein Abtastverstärker AMP dient zur Umwandlung der Signalladungen vom Bereich HCCD in eine Spannungsinformation sowie zur externen Ausgabe dieser Information.

Die Fig. 2 zeigt ein Layout-Diagramm des Aufbaus des konventionellen CCD Bildsensors nach Fig. 1. Entsprechend der Fig. 2 sind Transfergates TG zur Übertragung der Signalladungen von den Fotodioden PD zu den Bereichen VCCD vorhanden. Da jeder der Rahmen die beiden Halbbilder bzw. ein ungradzahliges und ein gradzahliges Halbbild umfaßt, weist jedes der Transfergates TG zwei Transfergates TG1 und TG2 auf, und zwar für die jeweils ungradzahligen und die gradzahligen Halbbilder. Die ersten Transfergates TG1 dienen dazu, die Signalladungen von den Fotodioden PD1 zu den Bereichen VCCD zu übertragen, wobei die Fotodioden PD1 an ungradzahligen Stellen in Vertikalrichtung im ungradzahligen Halbbild liegen bzw. auf den ungradzahligen Horizontalabtastzeilen angeordnet sind. Da gegen dienen die zweiten Transfergates TG2 dazu, Signalladungen von den Fotodioden PD2 zu den Bereichen VCCD zu übertragen, wobei die Fotodioden PD2 an gradzahligen Stellen in Vertikalrichtung im gradzahligen Halbbild angeordnet sind bzw. auf den gradzahligen Horizontalabtastzeilen liegen.

Mit den ersten und zweiten Transfergates TG1 und TG2 sind jeweils Transfergate-Elektroden PG1 und PG2 verbunden, so daß die Signalladungen von den Fotodioden PD zu den Bereichen VCCD in Antwort auf VCCD Taktsignale $V\Phi 1 - V\Phi 4$ übertragen werden können. Diese Taktsignale weisen vier Phasen auf und werden an die Transfergate-Elektroden PG1 und PG2 angelegt. Ein Taktsignal entspricht dabei einer Phase.

Die Fig. 3a zeigt einen Querschnitt entlang der Linie a-a' von Fig. 2, um Bereiche zu erläutern, in denen sich die Transfergates befinden. Dagegen zeigt die Fig. 3b einen Querschnitt entlang der Linie b-b' von Fig. 2, um Bereiche zu erläutern, in denen keine Transfergates vorhanden sind. Der konventionelle CCD Bildsensor enthält ein N Typ Substrat 100, auf dem sich eine Schicht 200 (Bett oder Wanne) vom P Typ befindet. Die N Typ Fotodioden PD und die N Typ VCCD Bereiche VCCD sind der Reihe nach abwechselnd auf dem N Typ Substrat 100 angeordnet, wobei jeweils neben einanderliegende Fotodioden PD und VCCD Bereiche VCCD über einen gewünschten Abstand hinweg gegeneinander mit Hilfe von Kanalstoppbereichen ST isoliert sind. Auf der Oberfläche einer jeden N Typ Fotodiode PD befindet sich eine dünne Schicht 300 vom P⁺ Typ, an die eine Anfangsvorspannung angelegt werden kann. Im vorliegenden Fall besteht die P Typ Schicht 200 aus zwei Typen von Schichten, nämlich aus einer flachen P Typ Schicht 200a und aus einer tiefen P Typ Schicht 200b, um die Überlauf-Drain-Spannung (OFD) zu steuern (over flow drain voltage). Die flache P Typ Schicht 200a befindet sich jeweils unter den H Typ Fotodioden PD, während sich die tiefe P Typ Schicht 200b unter jedem der N

Typ VCCD Bereiche VCCD befindet.

Wie in Fig. 3a zu erkennen ist, liegt eine erste Transferrate-Elektrode PG1b der Transferrate-Elektrode PG1 oberhalb des N Typ VCCD Bereichs VCCD sowie oberhalb des Kanalstoppbereichs ST, um das erste Taktsignal VΦ1 anlegen zu können. Das erste Transferrate TG1 ist mit der ersten Transferrate-Elektrode PG1b verbunden, um darüber die Fotodiode PD mit dem VCCD Bereich VCCD zu verbinden.

Entsprechend der Fig. 3b befindet sich die zweite Transferrate-Elektrode PG1a der Transferrate-Elektrode PG1 oberhalb des N Typ VCCD Bereichs VCCD und des Kanalstoppbereichs ST, um das zweite Taktsignal VΦ2 anlegen zu können. Die Fotodiode PD und der VCCD Bereich VCCD sind gegen einander über einen gewünschten Abstand isoliert, und zwar durch den Kanalstoppbereich ST.

Die Fig. 4a zeigt ein Zeitablaufdiagramm der VCCD Taktsignale VΦ1 – VΦ4, die jeweils an die Transferrate-Elektroden PG1 und PG2 angelegt werden während die Fig. 4b ein Pulswellenformdiagramm der VCCD Taktsignale VΦ1 – VΦ4 zeigt, und zwar unter Zugrundelegung des Einheitsintervalls K von Fig. 4a. Dagegen ist in Fig. 4c ein Pixelformat eines Bildes oder eines Rahmens des konventionellen CCD Bildsensors dargestellt, bei dem verschachtelt bzw. im Zeilensprungverfahren abgetastet wird.

Nachfolgend wird der Betrieb des konventionellen CCD Bildsensors mit dem oben beschriebenen Aufbau näher erläutert.

Fällt Licht auf den CCD Bildsensor ein, so erzeugen die Fotodioden PD Signalladungen proportional zur Intensität des Lichts. Die erzeugten Signalladungen werden zu den VCCD Bereichen VCCD in Antwort auf die VCCD Taktsignale VΦ1 – VΦ4 übertragen, welche an die Transferrate-Elektroden PG1 und PG2 angelegt werden. Mit anderen Worten wird im Falle der ungradzahligen Halbbilder eine Spannung V1 mit hohem Pegel an das erste Transferrate TG1 angelegt, und zwar durch die VCCD Taktsignale VΦ1 und VΦ2, die an die Transferrate-Elektroden PG1 gelangen. Im Ergebnis werden die Signalladungen von den Fotodioden PD1 zu den VCCD Bereichen VCCD übertragen, wobei es sich hier um die Fotodioden handelt, die auf den ungradzahligen Horizontalabstastzeilen liegen. Im Falle der gradzahligen Halbbilder wird dagegen eine Spannung V2 mit hohem Pegel an die zweiten Transferrates TG2 angelegt, und zwar durch die VCCD Taktsignale VΦ3 und VΦ4, welche an die Transferrate-Elektroden PG2 gelangen. Das hat zur Folge, daß die Signalladungen von den Fotodioden PD2 zu den VCCD Bereichen VCCD übertragen werden, wobei es sich hier um Fotodioden handelt, die auf den gradzahligen Horizontalabstastzeilen liegen.

Die zu den VCCD Bereichen VCCD übertragenen Signalleitungen werden dann zum HCCD Bereich HCCD übertragen, der seinerseits die übertragenen Signalladungen zum Abtastverstärker AMP in Antwort auf ein HCCD Taktsignal weiterleitet, das dem HCCD Bereich zugeführt wird. Der Abtastverstärker AMP wandelt schließlich die Signalladungen vom HCCD Bereich HCCD in eine Spannungsinformation um und liefert diese Information nach außen.

Die auf diese Weise ausgegebenen Bildsignale sind in einer Form angeordnet, wie sie in Fig. 4c zu erkennen ist. Genauer gesagt sind diejenigen Bildsignale, die bei Anlegen der Spannung V1 mit hohem Pegel an die ersten Transferrates TG1 in den ungradzahligen Halbbil-

dern ausgegeben worden sind, an Positionen angeordnet, die mit "1" bezeichnet sind, während diejenigen Bildsignale, die bei Anlegen der Spannung V2 mit hohem Pegel an die zweiten Transferrates TG2 bei den gradzahligen Halbbildern ausgegeben worden sind, an Positionen angeordnet sind, die mit "2" bezeichnet sind.

Beim oben beschriebenen konventionellen CCD Bildsensor mit verschachtelter Abtastung sind, wie bereits erwähnt, Fotodioden jeweils nur an einer Seite der VCCD Bereiche vorhanden, was den Nachteil mit sich bringt, daß er nur ein geringes Bildauflösungsvermögen aufweist. Es wurde daher bereits vorgeschlagen, den Bereich der Fotodioden auszudehnen, um das Bildauflösungsvermögen zu verbessern. Dies führt allerdings zu Schwierigkeiten, wenn die Chip-Größe nicht verändert werden soll, da die Bereiche der Fotodioden durch die VCCD Bereiche begrenzt werden. Der genannte Vorschlag hat mit anderen Worten eine Chip-Vergrößerung zur Folge.

Der Erfindung liegt die Aufgabe zugrunde, einen CCD Bildsensor zu schaffen, der bei gleicher Chip-Größe ein verbessertes Auflösungsvermögen aufweist.

Die Lösung der gestellten Aufgabe ist im kennzeichnenden Teil des Patentanspruchs 1 angegeben. Vorteilhafte Ausgestaltungen der Erfindung sind den Unteransprüchen zu entnehmen.

Generell gesagt weist ein CCD Bildsensor nach der Erfindung eine Mehrzahl von VCCD (vertical charge coupled device) Bereichen auf, von denen ein jeder zick-zack-förmig bzw. mäanderförmig in Vertikalrichtung ausgebildet ist. Zum CCD Bildsensor gehören mehrere Gruppen von Fotodioden, wobei sich die Fotodioden der jeweiligen Gruppen sowohl an der linken Seite als auch an der rechten Seite jeweils eines VCCD Bereichs befinden, so daß bei vorgegebener Chip-Größe ein verbessertes Bildauflösungsvermögen erhalten wird.

Im einzelnen zeichnet sich ein CCD Bildsensor nach der Erfindung aus durch:

- eine Mehrzahl von VCCD Bereichen, die in Horizontalrichtung unter konstantem Abstand zueinander angeordnet sind, wobei jeder der VCCD Bereiche zick-zack-förmig bzw. mäanderförmig mit einer Serie von gekrümmten Abschnitten in Vertikalrichtung ausgebildet ist und in Vertikalrichtung eine gewünschte Länge aufweist,

- eine Mehrzahl von Gruppen von ersten bis vierten Fotodioden, die jeweils eine Signalladung in Antwort auf einfallendes Licht erzeugen; wobei die ersten bis vierten Fotodioden der jeweiligen Gruppen jeweils an der linken und rechten Seite eines jeden VCCD Bereichs angeordnet und von benachbarten VCCD Bereichen durch Kanalstoppbereiche isoliert sind; die ersten Fotodioden an den linken Seiten der gekrümmten Abschnitte der jeweiligen VCCD Bereiche sowie auf ungradzahligen Horizontalabstastzeilen liegen; die zweiten Fotodioden an den rechten Seiten der gekrümmten Abschnitte der jeweiligen VCCD Bereiche sowie auf gradzahligen Horizontalabstastzeilen liegen; die dritten Fotodioden an den rechten Seiten der gekrümmten Abschnitte der jeweiligen VCCD Bereiche sowie auf den ungradzahligen Horizontalabstastzeilen liegen; und die vierten Fotodioden an den linken Seiten der gekrümmten Abschnitte der jeweiligen VCCD Bereiche sowie auf den gradzahligen Horizontalabstastzeilen liegen,

- einen HCCD Bereich zur Übertragung der von

den ersten bis vierten Fotodioden über die VCCD Bereiche erhaltenen Signalladungen in Horizontalrichtung,

- eine Mehrzahl von ersten Transferegates zur Verbindung der ersten Fotodioden mit den jeweiligen VCCD Bereichen,
- eine Mehrzahl von zweiten Transferegates zur Verbindung der zweiten Fotodioden mit den jeweiligen VCCD Bereichen,
- eine Mehrzahl von dritten Transferegates zur Verbindung der dritten Fotodioden mit den jeweiligen VCCD Bereichen,
- eine Mehrzahl von vierten Transferegates zur Verbindung der vierten Fotodioden mit den jeweiligen VCCD Bereichen,
- eine Mehrzahl von ersten Transferegate-Elektroden, von denen jede über dem jeweiligen Kanalstopp- und dem jeweiligen VCCD Bereich liegt, wobei die ersten Transferegate-Elektroden jeweils mit den ersten Transferegates verbunden sind, um ein erstes VCCD Taktsignal anzulegen,
- eine Mehrzahl von zweiten Transferegate-Elektroden, von denen jede über dem jeweiligen Kanalstoppbereich und dem jeweiligen VCCD Bereich liegt, wobei die zweiten Transferegate-Elektroden jeweils mit den dritten Transferegates verbunden sind, um ein zweites VCCD Taktsignal anzulegen,
- eine Mehrzahl von dritten Transferegate-Elektroden, von denen jede über dem jeweiligen Kanalstoppbereich und dem jeweiligen VCCD Bereich liegt, wobei die dritten Transferegate-Elektroden jeweils mit den vierten Transferegates verbunden sind, um ein drittes VCCD Taktsignal anzulegen, und
- eine Mehrzahl von vierten Transferegate-Elektroden, von denen jede über dem jeweiligen Kanalstoppbereich und dem jeweiligen VCCD Bereich liegt, wobei die vierten Transferegate-Elektroden jeweils mit den zweiten Transferegates verbunden sind, um ein viertes VCCD Taktsignal anzulegen.

Vorzugsweise weisen die VCCD Bereiche und die ersten bis vierten Fotodioden dieselbe Breite auf. Darüber hinaus sind vorteilhaft die dritten Fotodioden und die vierten Fotodioden auf einer in Vertikalrichtung verlaufenden geraden Linie angeordnet.

Die Erfindung wird nachfolgend unter Bezugnahme auf die Zeichnung näher beschrieben. Es zeigen:

Fig. 1 den schematischen Aufbau eines konventionellen CCD Bildsensors mit verschachtelter Abtastung,

Fig. 2 ein Layout-Diagramm des Aufbaus des konventionellen CCD Bildsensors nach Fig. 1,

Fig. 3a einen Querschnitt entlang der Linie a-a' von Fig. 2,

Fig. 3b einen Querschnitt entlang der Linie b-b' von Fig. 2,

Fig. 4a ein Zeitablaufdiagramm für VCCD Taktsignale im konventionellen CCD Bildsensor mit verschachtelter Abtastung,

Fig. 4b ein Pulswellenformdiagramm der VCCD Taktsignale bei einem Einheitsintervall K gemäß Fig. 4a,

Fig. 4c ein Pixelformat eines Bildes oder eines Rahmens, erhalten mit dem konventionellen CCD Bildsensor mit verschachtelter Abtastung,

Fig. 5 den Aufbau eines CCD Bildsensors nach der Erfindung mit verschachtelter Abtastung,

Fig. 6 ein Layout-Diagramm des Aufbaus des CCD Bildsensors mit verschachtelter Abtastung nach Fig. 5,

Fig. 7a einen Querschnitt entlang der Linie c-c' von Fig. 6,

Fig. 7b einen Querschnitt entlang der Linie d-d' von Fig. 6,

Fig. 8a ein Zeitablaufdiagramm von VCCD Taktsignalen in Übereinstimmung mit der Erfindung,

Fig. 8b ein Pulswellenformdiagramm der VCCD Taktsignale bei einem Einheitsintervall K von Fig. 8a,

Fig. 8c ein Pixelformat eines Bildes oder eines Rahmens, erhalten durch den CCD Bildsensor nach der Erfindung mit verschachtelter Abtastung, und

Fig. 8d ein Pixelformat eines anderen Bildes, erhalten durch den CCD Bildsensor nach der vorliegenden Erfindung mit verschachtelter Abtastung.

Die Fig. 5 zeigt eine schematische Darstellung des Aufbaus eines CCD Bildsensors mit verschachtelter Abtastung in Übereinstimmung mit der Erfindung. Gemäß Fig. 5 enthält der CCD Bildsensor eine Mehrzahl von VCCD Bereichen VCCD, die in Horizontalrichtung in konstanten Intervallen relativ zueinander angeordnet sind. Jeder der VCCD Bereiche VCCD weist eine zickzack-förmige Struktur auf mit einer Serie von gekrümmten Bereichen in Vertikalrichtung, wobei sich die VCCD Bereiche über eine gewünschte Länge in Vertikalrichtung erstrecken. Ferner enthält der CCD Bildsensor nach der Erfindung eine Mehrzahl von Gruppen von ersten bis vierten Fotodioden PD61 – PD64, von denen jede eine Signalladung in Antwort auf einfallendes Licht erzeugt. Die ersten bis vierten Fotodioden PD61 – PD64 der jeweiligen Gruppen befinden sich jeweils sowohl links als auch rechts von einem jeden VCCD Bereich VCCD und sind darüber hinaus gegenüber den benachbarten VCCD Bereichen mit Hilfe von Kanalstoppbereichen ST elektrisch isoliert. Genauer gesagt sind die ersten Fotodioden PD61 an den linken Seiten der gekrümmten Bereiche der jeweiligen VCCD Bereich VCCD sowie auf den ungradzahligen Horizontalabtastzellen angeordnet, während die zweiten Fotodioden PD62 jeweils an den rechten Seiten der gekrümmten Bereiche der jeweiligen VCCD Bereiche VCCD sowie auf den gradzahligen Horizontalabtastzellen angeordnet sind. Die dritten Fotodioden PD63 sind jeweils an den rechten Seiten der gekrümmten Bereiche der jeweiligen VCCD Bereiche VCCD sowie auf den ungradzahligen Horizontalabtastzellen angeordnet, während die vierten Fotodioden PD64 jeweils an den linken Seiten der gekrümmten Bereiche der jeweiligen VCCD Bereiche VCCD sowie auf den gradzahligen Horizontalabtastzellen angeordnet sind.

Auch der CCD Bildsensor nach der vorliegenden Erfindung enthält einen HCCD Bereich HCCD, um Signalladungen in Horizontalrichtung übertragen zu können, welche ihm von den ersten bis vierten Fotodioden PD61 PD64 über die VCCD Bereiche VCCD übertragen worden sind. Ein Abtastverstärker AMP dient zur Umwandlung der Signalladungen vom HCCD Bereich HCCD in eine Spannungsinformation sowie zur Ausgabe dieser Information nach außen.

Die Fig. 6 zeigt ein Layout-Diagramm des Aufbaus des CCD Bildsensors nach Fig. 5 mit verschachtelter Abtastung. Wie anhand dieser Fig. 5 zu erkennen ist, enthält der CCD Bildsensor nach der Erfindung eine Serie von vier Transferegates TG1 – TG4 zur Übertragung der Signalladungen von den Fotodioden PD61 – PD64 zu den VCCD Bereichen VCCD. Im einzelnen dienen die ersten Transferegates TG1 zur Übertragung der Signalladungen von den ersten Fotodioden PD61 zu den VCCD Bereichen VCCD, wobei sich die

ersten Fotodioden PD61 an den linken Seiten der gekrümmten Bereiche der jeweiligen VCCD Bereiche VCCD sowie auf den ungradzahligen Horizontalabstastzeilen des ungradzahligen Halbbilds befinden. Die zweiten Transferrgates TG2 dienen zur Übertragung der Signalladungen von den zweiten Fotodioden PD62 zu den VCCD Bereichen VCCD, wobei sich die zweiten Fotodioden PD62 jeweils an den rechten Seiten der gekrümmten Bereiche der jeweiligen VCCD Bereiche VCCD sowie auf den gradzahligen Horizontalabstastzeilen des gradzahligen Halbbilds befinden. Ferner dienen die dritten Transferrgates TG3 zur Übertragung der Signalladungen von den dritten Fotodioden PD63 zu den jeweiligen VCCD Bereichen VCCD, wobei sich die dritten Fotodioden PD63 jeweils an den rechten Seiten der gekrümmten Bereiche der jeweiligen VCCD Bereiche VCCD sowie auf den ungradzahligen Horizontalabstastzeilen des ungradzahligen Halbbilds befinden, während die vierten Transferrgates TG4 dazu dienen, Signalladungen von den vierten Fotodioden PD64 zu den VCCD Bereichen VCCD zu übertragen, wobei sich die vierten Fotodioden PD64 jeweils an den linken Seiten der gekrümmten Bereiche der jeweiligen VCCD Bereiche VCCD sowie auf den gradzahligen Horizontalabstastzeilen des gradzahligen Halbbilds befinden.

Die jeweiligen Fotodioden PD61 – PD64 weisen jeweils eine Breite a1 auf, die gleich der Breite a2 der jeweiligen VCCD Bereiche VCCD ist. Darüber hinaus befinden sich die dritten Fotodioden PD63 und die vierten Fotodioden PD64 auf einer geraden Linie, die in Vertikalrichtung verläuft.

Mit dem ersten Transferrgate TG1 ist eine erste Transferrgate-Elektrode PG1b verbunden, an die das erste VCCD Taktsignal VΦ1 angelegt wird. Ferner ist mit dem dritten Transferrgate TG3 eine zweite Transferrgate-Elektrode PG1a verbunden, an die ein zweites VCCD Taktsignal VΦ2 angelegt wird. Mit dem vierten Transferrgate TG4 ist eine dritte Transferrgate-Elektrode PG2b verbunden, an die ein drittes VCCD Taktsignal VΦ3 angelegt wird, während mit dem zweiten Transferrgate TG2 eine vierte Transferrgate-Elektrode PG2a verbunden ist, an die ein viertes VCCD Taktsignal VΦ4 angelegt wird. Aus diesem Grunde werden die Signalladungen von den Fotodioden PD61 – PD64 zu den VCCD Bereichen VCCD in Antwort auf die VCCD Taktsignale VΦ1 – VΦ4 mit vier Phasen übertragen, wobei diese Taktsignale jeweils an die jeweiligen ersten bis vierten Transferrgate-Elektroden PG1b, PG1a, PG2b und PG2a angelegt werden, und wobei jeweils ein Taktsignal in Übereinstimmung mit einer der Phasen steht.

Es sei darauf hingewiesen, daß der CCD Bildsensor so aufgebaut sein kann, daß eine Mehrzahl von reellen Fotodioden eine virtuelle Fotodiode umgibt, und zwar in einem Fall, bei dem angenommen ist, daß die virtuelle Fotodiode ein jeweiliger VCCD Bereich VCCD ist. Eine derartige Struktur weist eine größere Betriebszuverlässigkeit beim Einschreiben von Daten in die virtuelle Fotodiode auf.

Die Fig. 7a zeigt einen Querschnitt entlang der Linie c-c' von Fig. 6, während die Fig. 7d einen Querschnitt entlang der Linie d-d' von Fig. 6 zeigt. Der CCD Bildsensor nach der vorliegenden Erfindung enthält ein N Typ Substrat 100 sowie eine darauf angeordnete Schicht 200 (Wanne) vom P Typ. Die VCCD Bereiche VCCD in der Schicht 200 sind vom N Typ. Die ersten und dritten N Typ Fotodioden PD61 und PD63 sind jeweils an der linken und an der rechten Seite eines jeden der VCCD Bereiche VCCD in dieser Reihenfolge sowie auf den

ungradzahligen Horizontalabstastzeilen angeordnet, und zwar oberhalb des N Typ Substrat 100, wobei eine Kanalstoppschicht ST dazu dient, die Fotodioden PD61 und PD63 jeweils gegenüber dem VCCD Bereich VCCD elektrisch zu isolieren, und zwar über einem gewünschten Abstand. Auf der Oberfläche einer jeden N Typ Fotodiode PD61 und PD63 befindet sich eine dünne Schicht 300 vom P+ Typ, an die eine Anfangsvorspannung angelegt werden kann. Im vorliegenden Fall enthält die P Typ Schicht 200 zwei Typen von Schichten bzw. Wannen, und zwar eine flache P Typ Schicht 200a und eine tiefe P Typ Schicht 200b, und zwar zur Steuerung der Überlauf-Drain-Spannung (OFD), wobei sich die flache P Typ Schicht 200a unterhalb einer jeden der N Typ Fotodioden PD61 und PD63 und die tiefe P Typ Schicht 200b unterhalb eines jeden N Typ VCCD Bereichs VCCD befindet.

Gemäß Fig. 7a liegt jedes der ersten Transferrgates TG1 oberhalb des jeweiligen Bereichs zwischen den N Typ Fotodioden PD61 und den N Typ VCCD Bereichen VCCD, um diese Bereiche miteinander zu verbinden. Darüber hinaus liegt auch oberhalb eines jeden N Typ VCCD Bereichs und oberhalb eines jeden Kanalstoppbereichs ST die erste Transferrgate-Elektrode PG1b zum Empfang des ersten VCCD Taktsignals VΦ1. Das erste Transferrgate TG1 ist mit der ersten Transferrgate-Elektrode PG1b verbunden. Ferner sind die N Typ Fotodiode PD63 und der VCCD Bereich VCCD elektrisch gegeneinander isoliert, und zwar über einen gewünschten Abstand hinweg mit Hilfe des Kanalstoppbereichs ST.

Andererseits liegen gemäß Fig. 7b die jeweiligen dritten Transferrgates TG3 oberhalb des Bereichs zwischen den jeweiligen N Typ Fotodioden PD63 und den jeweiligen N Typ VCCD Bereichen VCCD, um diese Elemente miteinander zu verbinden. Oberhalb eines jeden der N Typ VCCD Bereiche VCCD und oberhalb eines jeden der Kanalstoppbereiche ST ist ferner die zweite Transferrgate-Elektrode PG1a angeordnet, an die das zweite VCCD Taktsignal VΦ2 angelegt wird. Das dritte Transferrgate TG3 ist mit der zweiten Transferrgate-Elektrode PG1a verbunden. Auch die N Typ Fotodiode PD61 und der VCCD Bereich VCCD sind elektrisch gegeneinander isoliert, und zwar über einen gewünschten Abstand mit Hilfe des Kanalstoppbereichs ST.

Nachfolgend wird der Betrieb des CCD Bildsensors nach der Erfindung im einzelnen beschrieben.

Die Fig. 8a zeigt ein Signaldiagramm bzw. Zeitablaufdiagramm der VCCD Taktsignale VΦ1 – VΦ4, die jeweils an die entsprechenden Transferrgate-Elektroden in Übereinstimmung mit der Erfindung angelegt werden. In Fig. 8b ist ein Pulswellenformdiagramm der VCCD Taktsignale VΦ1 – VΦ4 dargestellt, und zwar unter Benutzung des Einheitsintervalls K von Fig. 8a.

Empfängt der CCD Bildsensor im Betrieb auf ihn auftreffendes Licht, so erzeugen die Fotodioden PD61 – PD64 Signalladungen proportional zur Intensität des Lichts. Die erzeugten Signalladungen werden zu den VCCD Bereichen VCCD übertragen, und zwar in Antwort auf die VCCD Taktsignale VΦ1 – VΦ4, welche an die jeweiligen Transferrgate-Elektroden PG1a, PG1b, PG2a und PG2b angelegt werden. Mit anderen Worten wird bei den ungradzahligen Halbbildern eine Spannung V1 mit hohem Pegel an die ersten Transferrgates TG1 angelegt, und zwar durch das erste VCCD Taktsignal VΦ1, welches den ersten Transferrgate-Elektroden PG1b zugeführt wird. Im Ergebnis werden Signalladungen von den Fotodioden PD61 zu den VCCD Bereichen

VCCD übertragen, wobei sich diese ersten Fotodioden PD61 jeweils an den linken Seiten der jeweiligen VCCD Bereiche VCCD sowie auf den ungradzahligen Horizontalabtastrichtungen befinden. Ferner wird bei den ungradzahligen Halbbildern eine Spannung V2 mit hohem Pegel an die dritten Transferrgates TG3 angelegt, und zwar durch die zweiten VCCD Taktsignale VΦ2, welche den zweiten Transferrgate-Elektroden PG1a zugeführt werden. Im Ergebnis werden Signalladungen von den Fotodioden PD63 zu den VCCD Bereichen VCCD übertragen, wobei sich diese Fotodioden PD63 jeweils auf den rechten Seiten der jeweiligen VCCD Bereiche VCCD sowie auf den ungradzahligen Horizontalabtastrichtungen befinden.

Beim gradzahligen Halbbild wird eine Spannung V3 mit hohem Pegel an die vierten Transferrgates TG4 angelegt, und zwar durch die dritten VCCD Taktsignale VΦ3, welche an die dritten Transferrgate-Elektroden PG2b angelegt werden. Im Ergebnis werden Signalladungen von den Fotodioden PD64 zu den VCCD Bereichen VCCD übertragen, wobei sich diese Fotodioden PD64 jeweils an den linken Seiten der jeweiligen VCCD Bereiche VCCD sowie auf den gradzahligen Horizontalabtastrichtungen befinden. Ebenso wird beim gradzahligen Halbbild eine Spannung V4 mit hohem Pegel an die zweiten Transferrgates TG2 geliefert, und zwar durch das vierte VCCD Taktsignal VΦ4, welches an die vierten Transferrgate-Elektroden PG2a angelegt wird. Im Ergebnis werden Signalladungen von den Fotodioden PD62 zu den VCCD Bereichen VCCD übertragen, wobei diese Fotodioden PD62 jeweils an den rechten Seiten der jeweiligen VCCD Bereiche VCCD sowie auf den gradzahligen Horizontalabtastrichtungen liegen.

Die zu den VCCD Bereichen VCCD übertragenen Signalladungen werden dann zum HCCD Bereich HCCD übertragen, welcher seinerseits die erhaltenen Signalladungen zum Abtastverstärker AMP weiterleitet. Dies geschieht in Antwort auf ein HCCD Taktsignal, das dem HCCD Bereich zugeführt wird. Schließlich wandelt der Abtastverstärker AMP die Signalladungen vom HCCD Bereich HCCD in eine Spannungsinformation um und gibt diese nach außen.

Die auf diese Weise erzeugten und ausgegebenen Bildsignale sind in der in Fig. 8c dargestellten Form angeordnet. Es handelt sich hier um ein Pixelformat bzw. Bildpunktformat eines Bildes oder Rahmens, geliefert durch den CCD Bildsensor nach der Erfindung mit verschachtelter Abtastung. Die Bildsignale, die nach Anlegen der Treiberspannung V1 an die ersten Transferrgates TG1 in Antwort auf das erste VCCD Taktsignal VΦ1 ausgegeben werden, sind an Positionen angeordnet, die mit "1" bezeichnet sind. Ferner sind die Bildsignale, die beim Anlegen der Treiberspannung V2 an die dritten Transferrgates TG3 in Antwort auf das zweite VCCD Taktsignal VΦ2 ausgegeben werden, an Positionen angeordnet, die mit "3" bezeichnet sind. Die Bildsignale, die bei Anlegen der Treiberspannung V3 an die vierten Transferrgates TG4 in Antwort auf das dritte VCCD Taktsignal VΦ3 ausgegeben werden, befinden sich an Positionen, die mit "4" bezeichnet sind, während die Bildsignale, die bei Anlegen der Treiberspannung V4 an die zweiten Transferrgates TG2 in Antwort auf das vierte VCCD Taktsignal VΦ4 ausgegeben werden, an Positionen angeordnet sind, die mit "2" bezeichnet sind.

Die Fig. 8d zeigt ein Pixelformat bzw. Bildpunktformat eines anderen Bildes, das ebenfalls mit dem CCD Bildsensor nach der Erfindung mit verschachtelter Abtastung erhalten worden ist. Bei dieser Zeichnung ist

angenommen, daß die VCCD Bereiche VCCD jeweils einen virtuellen Fotodiodenbereich bilden. Die Bildsignale, die von den virtuellen Fotodioden ausgegeben werden, liegen an Positionen, die mit "C" bezeichnet sind. Ein Wert, der annäherungsweise dem reellen bzw. echten Wert entspricht, wird dadurch gebildet, daß die Summe der Bildinformation "1", "2", "3" und "4", die in den jeweiligen Halbbildern erhalten worden ist, durch vier dividiert wird. Die Position "C" wird dann mit dem erhaltenen und ungefähren echten Wert aufgefüllt. Andere Positionen "T", "TR", "L", "R", "B" und "BL" sind Modifikationen der Position "C" und so abgewandelt, daß ein Ausdruck zur Gewinnung virtueller Fotodioden für Bildsignale in den Randbereichen des Bildes erhalten wird.

Wie oben beschrieben, gestattet der Aufbau des CCD Bildsensors nach der Erfindung, den Füllfaktor der Fotodioden auf derselben Chip-Größe in gleicher Weise zu vergrößern, wie der Füllfaktor der VCCD Bereiche bei dieser Chip-Größe verringert wird. Dies führt zu einer erheblichen Verbesserung des Bildauflösungsvermögens. Die VCCD Bereiche sind dabei zickzackförmig ausgebildet, so daß es möglich ist, reelle Fotodioden um virtuelle Fotodioden herum zu positionieren. Hierdurch läßt sich die Betriebszuverlässigkeit beim Einschreiben von Daten in die virtuellen Fotodioden vergrößern. Die Bereiche der Fotodioden lassen sich daher maximal erweitern, da der VCCD Bereich als virtuelle Fotodiode behandelt werden kann.

Wie bereits erwähnt, sind die VCCD Bereiche VCCD zick-zack-förmig bzw. mäanderförmig ausgebildet und erstrecken sich in Vertikalrichtung, also senkrecht zur Zeilenabtastrichtung. Die VCCD Bereiche liegen dabei in Horizontalrichtung unter gleichen Abständen zueinander und sind alle in derselben Weise gekrümmt. In den konkaven Abschnitten der VCCD Bereiche befinden sich auf den ungradzahligen Horizontalabtastrichtungen die ersten Fotodioden PD61 und auf den gradzahligen Horizontalabtastrichtungen die zweiten Fotodioden PD62. Sie können mit den jeweiligen VCCD Bereichen fluchten, so daß sie diese Bereiche in Horizontalrichtung gesehen nicht überragen. Den konvexen Abschnitten der VCCD Bereiche liegen jeweils die dritten und vierten Fotodioden PD63 und PD64 gegenüber. Dabei befinden sich die dritten Fotodioden auf den ungradzahligen Horizontalabtastrichtungen, während sich die vierten Fotodioden auf den gradzahligen Horizontalabtastrichtungen befinden. In Vertikalrichtung gesehen, liegen die dritten und vierten Fotodioden, die zu verschiedenen VCCD Bereichen gehören, auf einer Geraden. Die vier Fotodioden jeweils einer Gruppe schließen jeweils einen VCCD Bereich (mittig) ein, dessen entsprechender Platz im Bild mit einem Wert (Bildsignal) belegt werden kann, der sich aus den Bildsignalen der Fotodioden dieser Gruppe errechnet (siehe oben).

Patentansprüche

1. CCD Bildsensor, gekennzeichnet durch:

- eine Mehrzahl von VCCD Bereichen (VCCD), die in Horizontalrichtung unter konstantem Abstand zueinander angeordnet sind, wobei jeder der VCCD Bereiche (VCCD) zickzackförmig mit einer Serie von gekrümmten Abschnitten in Vertikalrichtung ausgebildet ist und in Vertikalrichtung eine gewünschte Länge aufweist,
- eine Mehrzahl von Gruppen von ersten bis

vierten Fotodioden (PD61 PD64), die jeweils eine Signalladung in Antwort auf einfallendes Licht erzeugen; wobei die ersten bis vierten Fotodioden der jeweiligen Gruppen jeweils an der linken und rechten Seite eines jeden VCCD Bereichs (VCCD) angeordnet und von benachbarten VCCD Bereichen (VCCD) durch Kanal stoppbereiche (ST) isoliert sind; die ersten Fotodioden (PD61) an den linken Seiten der gekrümmten Abschnitte der jeweiligen VCCD Bereiche (VCCD) sowie auf ungradzahligen Horizontalabtastrzeilen liegen; die zweiten Fotodioden (PD62) an den rechten Seiten der gekrümmten Abschnitte der jeweiligen VCCD Bereiche (VCCD) sowie auf gradzahligen Horizontalabtastrzeilen liegen; die dritten Fotodioden (PD63) an den rechten Seiten der gekrümmten Abschnitte der jeweiligen VCCD Bereiche (VCCD) sowie auf den ungradzahligen Horizontalabtastrzeilen liegen; und die vierten Fotodioden (PD64) an den linken Seiten der gekrümmten Abschnitte der jeweiligen VCCD Bereiche (VCCD) sowie auf den gradzahligen Horizontalabtastrzeilen liegen:

- eine HCCD Bereich (HCCD) zur Übertragung der von den ersten bis vierten Fotodioden über die VCCD Bereiche (VCCD) erhaltenen Signalladungen in Horizontalrichtung,
- eine Mehrzahl von ersten Transfergates (TG1) zur Verbindung der ersten Fotodioden (PD61) mit den jeweiligen VCCD Bereichen (VCCD),
- eine Mehrzahl von zweiten Transfergates (TG2) zur Verbindung der zweiten Fotodioden (PD62) mit den jeweiligen VCCD Bereichen (VCCD),
- eine Mehrzahl von dritten Transfergates (TG3) zur Verbindung der dritten Fotodioden (PD63) mit den jeweiligen VCCD Bereichen (VCCD),
- eine Mehrzahl von vierten Transfergates (TG4) zur Verbindung der vierten Fotodioden (PD64) mit den jeweiligen VCCD Bereichen (VCCD)
- eine Mehrzahl von ersten Transfergate-Elektroden (PG1b), von denen jede über dem jeweiligen Kanalstoppbereich (ST) und dem jeweiligen VCCD Bereich (VCCD) liegt, wobei die ersten Transfergate-Elektroden (PG1b) jeweils mit den ersten Transfergates (TG1) verbunden sind, um ein erstes VCCD Taktsignal (VΦ1) anzulegen,
- eine Mehrzahl von zweiten Transfergate-Elektroden (PG1a), von denen jede über dem jeweiligen Kanalstoppbereich (ST) und dem jeweiligen VCCD Bereich (VCCD) liegt, wobei die zweiten Transfergate-Elektroden (PG1a) jeweils mit den dritten Transfergates (PG63) verbunden sind, um ein zweites VCCD Taktsignal (VΦ2) anzulegen,
- eine Mehrzahl von dritten Transfergate-Elektroden (PG2b), von denen jede über dem jeweiligen Kanalstoppbereich (ST) und dem jeweiligen VCCD Bereich (VCCD) liegt, wobei die dritten Transfergate-Elektroden (PG2b) jeweils mit den vierten Transfergates (TG4) verbunden sind, um ein drittes VCCD Taktsi-

gnal (VΦ3) anzulegen, und
 – eine Mehrzahl von vierten Transfergate-Elektroden (PG2a), von denen jede über dem jeweiligen Kanalstoppbereich (ST) und dem jeweiligen VCCD Bereich (VCCD) liegt, wobei die vierten Transfergate-Elektroden (PG2a) jeweils mit den zweiten Transfergates (TG2) verbunden sind, um ein viertes VCCD Taktsignal (VΦ4) anzulegen.

2. CCD Bildsensor nach Anspruch 1, dadurch gekennzeichnet, daß die VCCD Bereiche (VCCD) und die ersten bis vierten Fotodioden (PD61 PD64) dieselbe Breite aufweisen.

3. CCD Bildsensor nach Anspruch 1 oder 2, dadurch gekennzeichnet daß die dritten Fotodioden (PD63) und die vierten Fotodioden (PD64) auf einer in Vertikalrichtung verlaufen Geraden liegen.

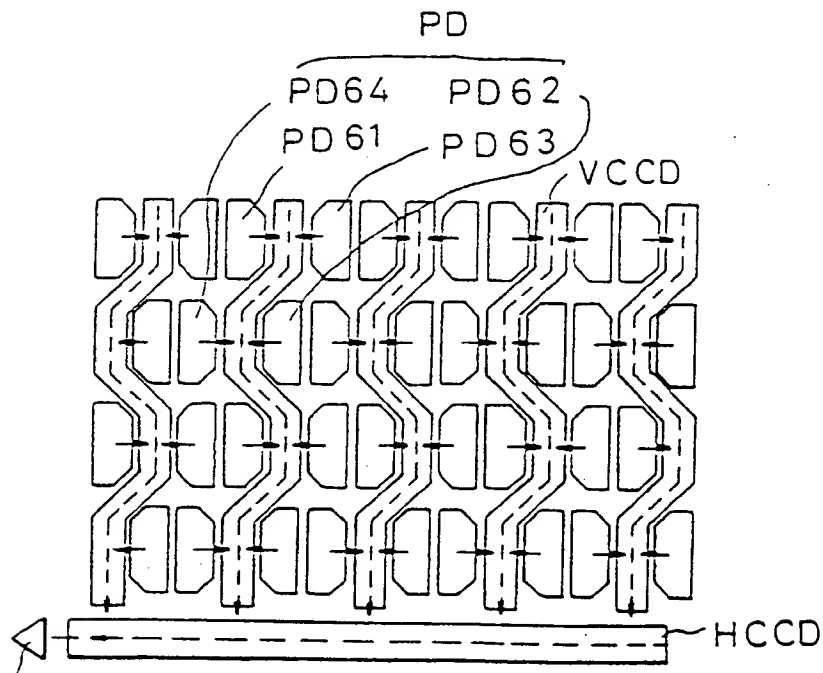
Hierzu 9 Seite(n) Zeichnungen

F I G. 4c

STAND DER TECHNIK

1	1	1	1	1	1	1
2	2	2	2	2	2	2
1	1	1	1	1	1	1
2	2	2	2	2	2	2
1	1	1	1	1	1	1
2	2	2	2	2	2	2
1	1	1	1	1	1	1

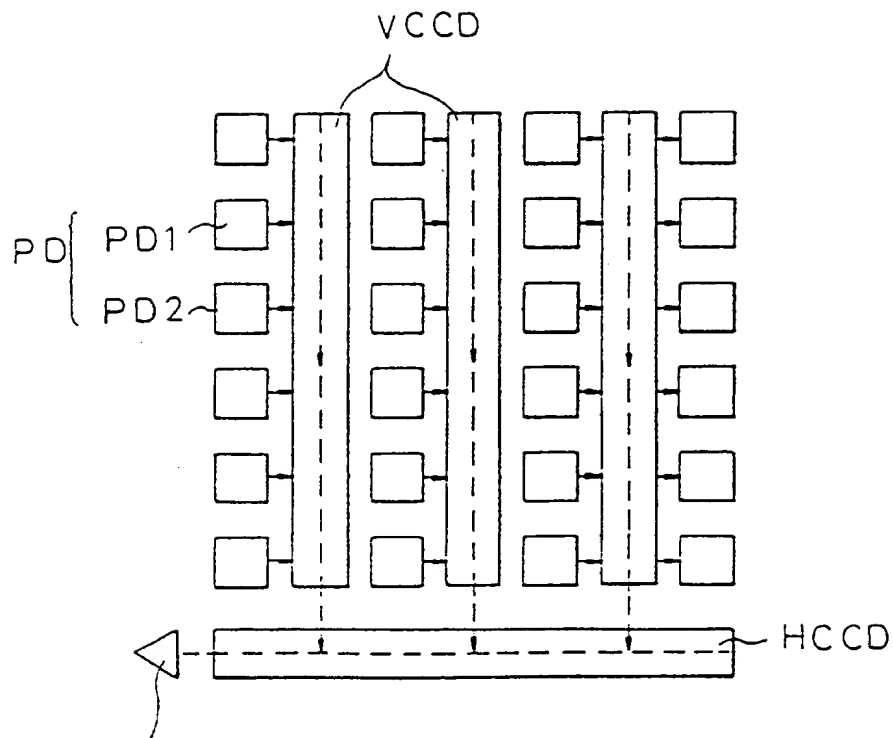
F I G. 5



ABTASTVERSTÄRKER AMP

FIG. 1

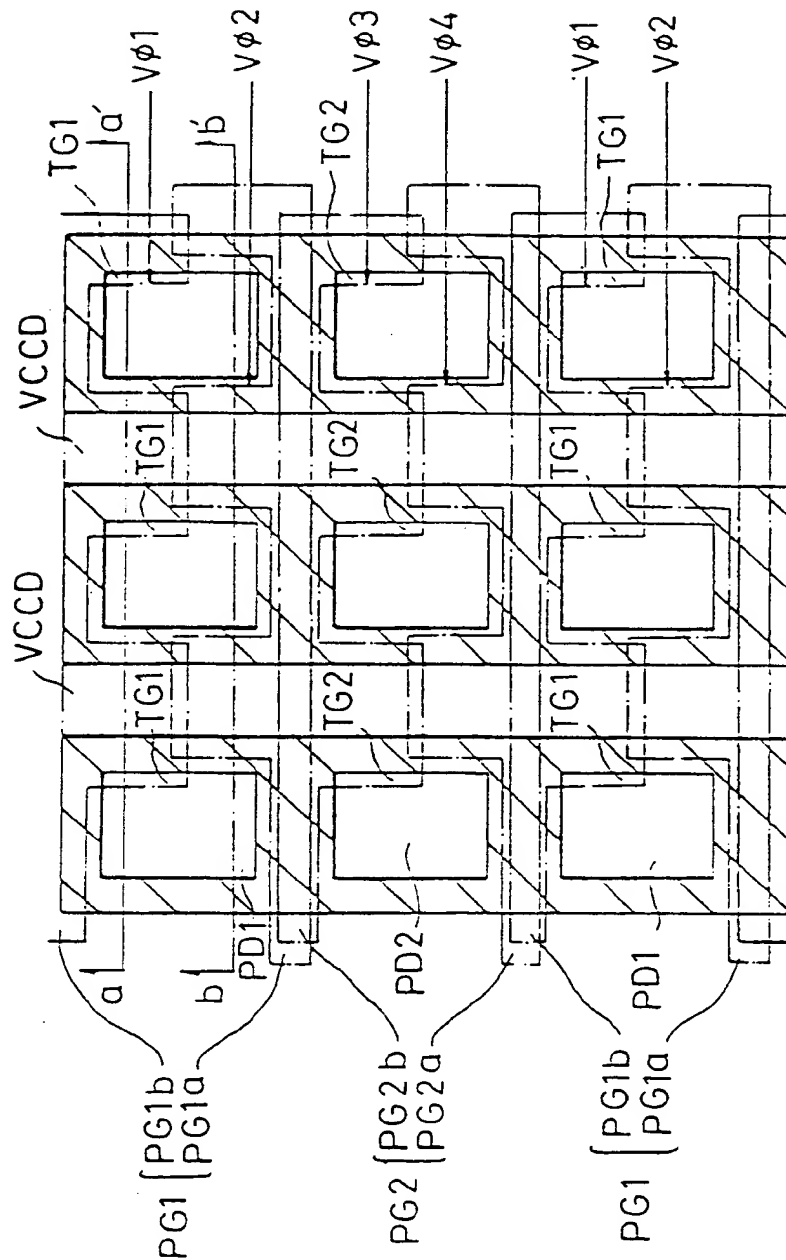
STAND DER TECHNIK



ABTASTVERSTÄRKER AMP

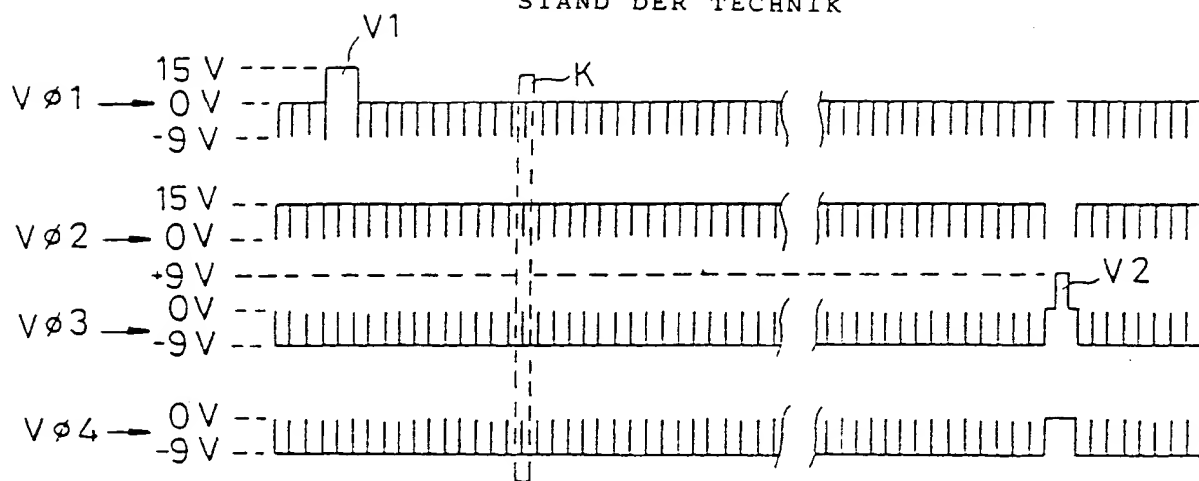
FIG. 2

STAND DER TECHNIK



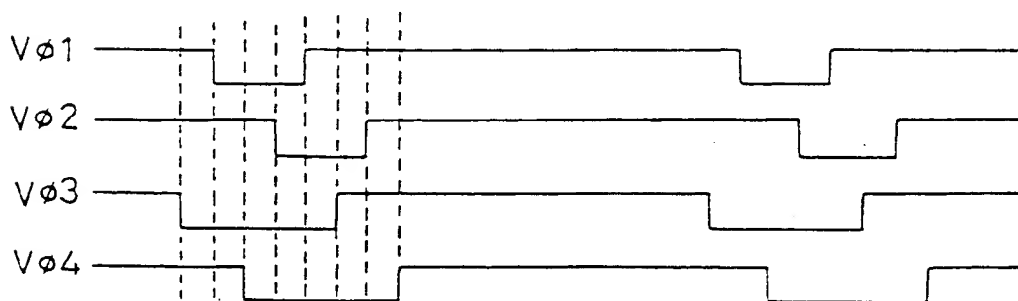
F I G. 4a

STAND DER TECHNIK

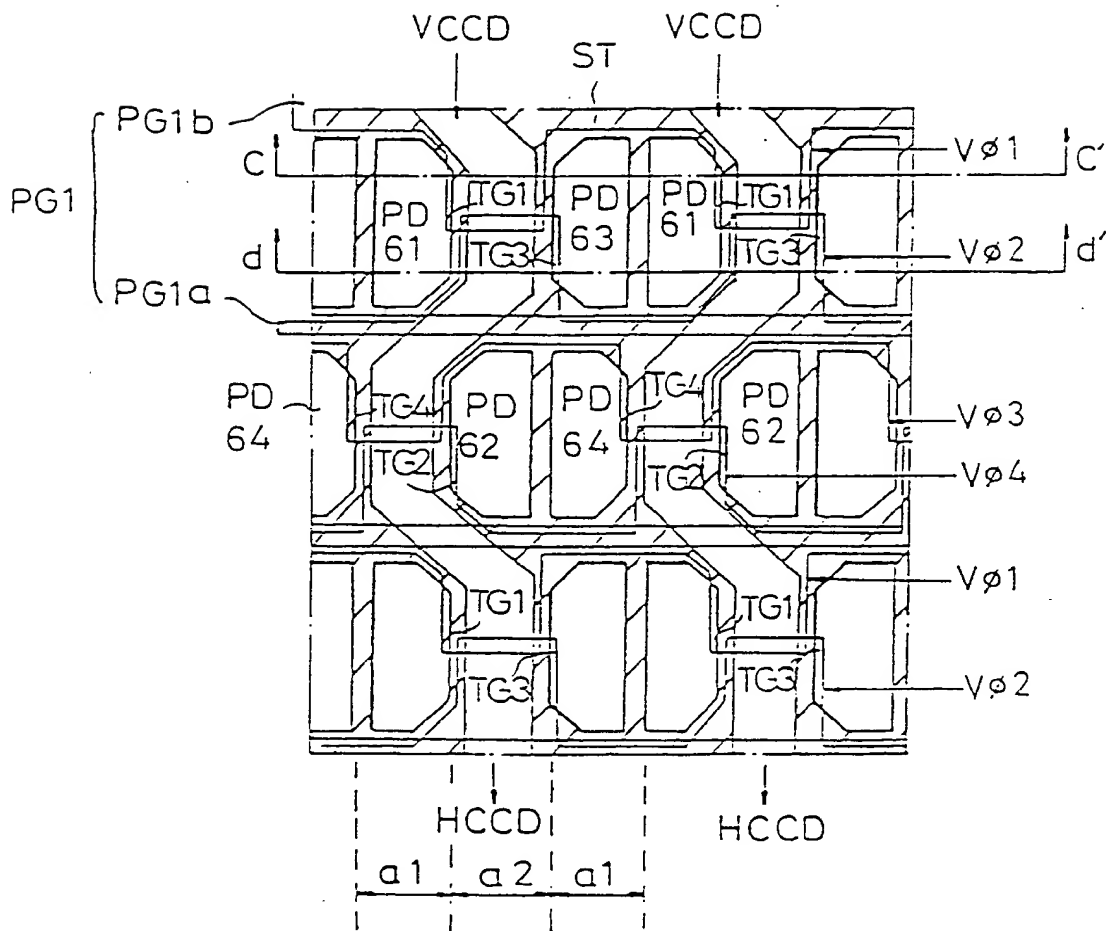


F I G. 4b

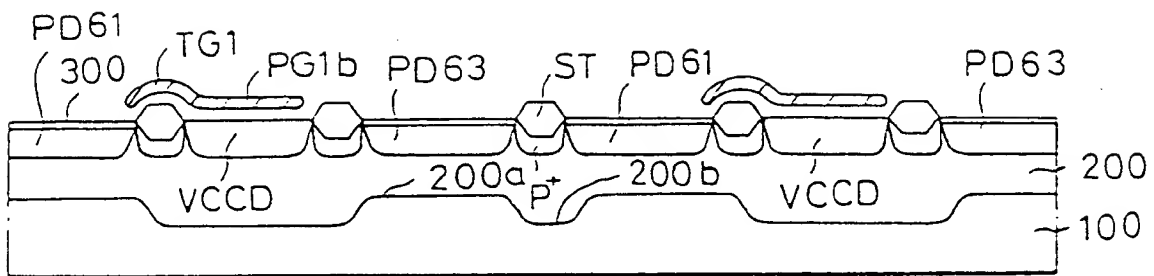
STAND DER TECHNIK



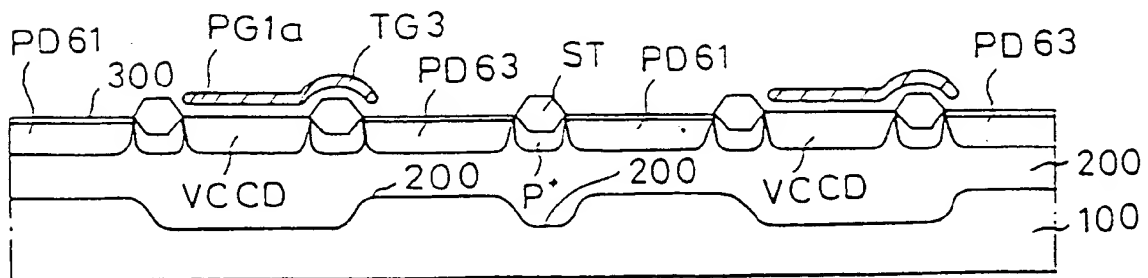
F I G. 6



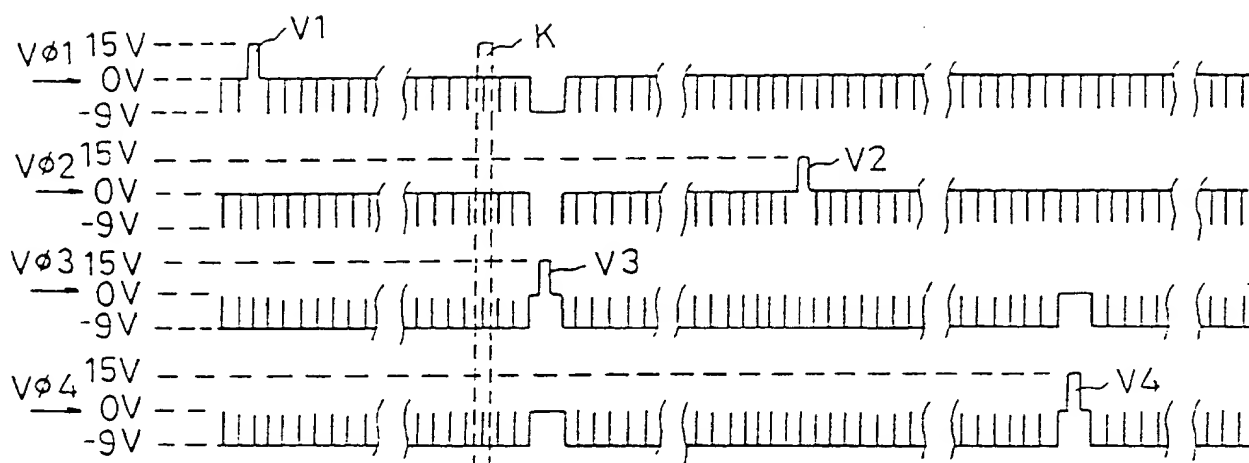
F I G. 7a



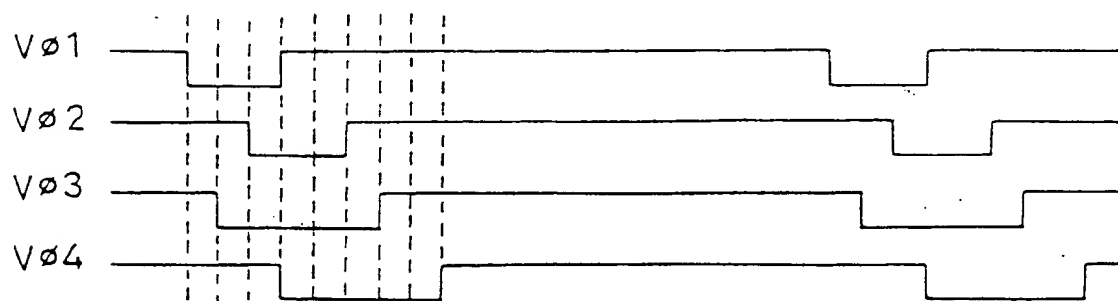
F I G. 7b



F I G. 8a



F I G. 8b



F I G. 8c

1	3	1	3	1	3
4	2	4	2	4	2
1	3	1	3	1	3
4	2	4	2	4	2
1	3	1	3	1	3
4	2	4	2	4	2

F I G. 8d

1	T	3	1	T	3	1	T	3	1	T	3	1	T	3	1	TR
L	2	4	C	2	4	C	2	4	C	2	4	C	2	4	C	2
1	C	3	1	C	3	1	C	3	1	C	3	1	C	3	1	R
L	2	4	C	2	4	C	2	4	C	2	4	C	2	4	C	2
1	C	3	1	C	3	1	C	3	1	C	3	1	C	3	1	R
L	2	4	C	2	4	C	2	4	C	2	4	C	2	4	C	2
1	C	3	1	C	3	1	C	3	1	C	3	1	C	3	1	R
L	2	4	C	2	4	C	2	4	C	2	4	C	2	4	C	2
1	C	3	1	C	3	1	C	3	1	C	3	1	C	3	1	R
BL	2	4	B	2	4	B	2	4	B	2	4	B	2	4	B	2